

**МОСКОВСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ  
УНИВЕРСИТЕТ им. Н.Э. БАУМАНА**

**Домашнее задание №2**

**По курсу "Электротехника и электроника"**

**На тему «Синтез синхронного автомата на универсальных  
JK- и D- триггерах»**



Студент: Титов И.Ю.

Группа: МТ2-72

Проверил: Соколов В.А.

Вариант: 5

Москва 2024

## Содержание

Условие задания .....	3
1. Составление таблицы переходов .....	3
2. Составление логических уравнений.....	3
3. Проектирование синхронного конечного цифрового автомата, синтезированного на универсальных триггерах .....	5
4. Верификация работоспособности синхронного конечного цифрового автомата.....	7
5. Электрическая схема синхронного конечного цифрового автомата .....	9
Список использованных источников .....	10

## Условие задания

Генерируемая последовательность цифр: 7, 4, 5, 3, 6, 1

Тип триггера: D

### 1. Составление таблицы переходов

Таблица 1 – Таблица переходов

Последовательность чисел	Состояние триггеров					
	$Q_{3t}$	$Q_{2t}$	$Q_{1t}$	$Q_{3t+1}$	$Q_{2t+1}$	$Q_{1t+1}$
7	1	1	1	1	0	0
4	1	0	0	1	0	1
5	1	0	1	0	1	1
3	0	1	1	1	1	0
6	1	1	0	0	0	1
1	0	0	1	1	1	1

### 2. Составление логических уравнений

Запишем логические уравнения функционирования синхронного КЦА, составленные по таблице состояний триггеров:

$$Q_{3t+1} = Q_{3t}Q_{2t}Q_{1t} + Q_{3t}\bar{Q}_{2t}\bar{Q}_{1t} + \bar{Q}_{3t}Q_{2t}Q_{1t} + \bar{Q}_{3t}\bar{Q}_{2t}Q_{1t};$$

$$Q_{2t+1} = Q_{3t}\bar{Q}_{2t}Q_{1t} + \bar{Q}_{3t}Q_{2t}Q_{1t} + \bar{Q}_{3t}\bar{Q}_{2t}Q_{1t};$$

$$Q_{1t+1} = Q_{3t}\bar{Q}_{2t}\bar{Q}_{1t} + Q_{3t}\bar{Q}_{2t}Q_{1t} + Q_{3t}Q_{2t}\bar{Q}_{1t} + \bar{Q}_{3t}\bar{Q}_{2t}Q_{1t}.$$

Минимизируем логические функции с помощью карт Карно.

Таблица 2 – Карта Карно для функции  $Q_{3t+1}$

$Q_{3t} \backslash Q_{2t}Q_{1t}$	00	01	11	10
0	0	1	1	0
1	1	0	1	0

Таблица 3 – Карта Карно для функции  $Q_{2t+1}$

$Q_{3t} \backslash Q_{2t}Q_{1t}$	00	01	11	10
0	0	1	1	0
1	0	1	0	0

Таблица 4 – Карта Карно для функции  $Q_{1t+1}$

$Q_{3t} \backslash Q_{2t}Q_{1t}$	00	01	11	10
0	0	1	0	0
1	1	1	0	1

В результате получаем системы минимизированных логических уравнений функционирования синхронного КЦА:

$$Q_{3t+1} = \bar{Q}_{3t}Q_{1t} + Q_{2t}Q_{1t} + Q_{3t}\bar{Q}_{2t}\bar{Q}_{1t};$$

$$Q_{2t+1} = \bar{Q}_{3t}Q_{1t} + \bar{Q}_{2t}Q_{1t};$$

$$Q_{1t+1} = \bar{Q}_{2t}Q_{1t} + Q_{3t}\bar{Q}_{1t}.$$

Следовательно, можно приступить к синтезу синхронного КЦА на универсальных D-триггерах, используя систему логических уравнений функционирования автомата.

### 3. Проектирование синхронного конечного цифрового автомата, синтезированного на универсальных триггерах

Характеристическое уравнение для D-триггера имеет вид:

$$Q_{t+1} = D.$$

В соответствии с полученной выше системой уравнений, уравнения проектируемого синхронного КЦА для входной логики управления триггерами можно записать в виде:

$$Q_{3t+1} = D_3 = \bar{Q}_{3t} Q_{1t} + Q_{2t} Q_{1t} + Q_{3t} \bar{Q}_{2t} \bar{Q}_{1t};$$

$$Q_{2t+1} = D_2 = \bar{Q}_{3t} Q_{1t} + \bar{Q}_{2t} Q_{1t};$$

$$Q_{1t+1} = D_1 = \bar{Q}_{2t} Q_{1t} + Q_{3t} \bar{Q}_{1t}.$$

Синтез синхронного КЦА на D-триггере проводится по этим уравнениям.

Таблица 5 – Тестовые сигналы синхронного конечного цифрового автомата на D-триггерах

Номер такта	CLK	Состояние триггеров			Состояние входных сигналов			Показания индикатора
		$Q_{3t}$	$Q_{2t}$	$Q_{1t}$	$D_{3t}$	$D_{2t}$	$D_{1t}$	
(НУ) 1	–	1	1	1	1	0	0	4
2		1	0	0	1	0	1	5
3		1	0	1	0	1	1	3
4		0	1	1	1	1	0	6
5		1	1	0	0	0	1	1
6		0	0	1	1	1	1	7

Выполняем схему модели синхронного КЦА в программе NI Multisim.

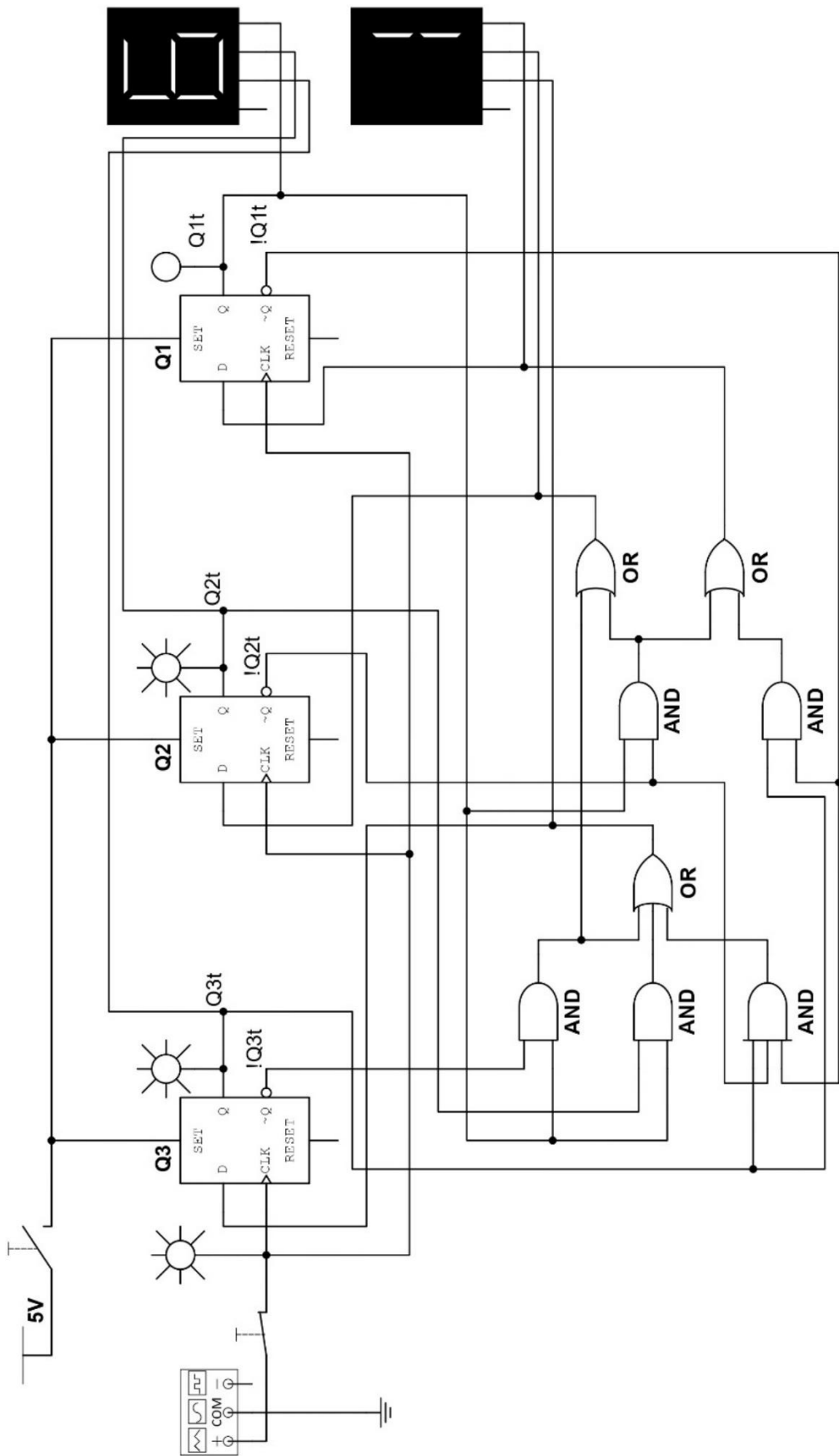


Рисунок 1 – Схема модели синхронного КЦА, синтезированного на D-триггерах, в ПО NI Multisim

#### 4. Верификация работоспособности синхронного конечного цифрового автомата

Верификацию работоспособности полученной модели синхронного КДА можно провести, сравнив теоретическую временную диаграмму работы с экспериментальной временной диаграммой – осциллограммами, полученными с помощью прибора «Логический анализатор» (Logic Analyzer-XLA1).

Таблица 6 – Теоретическая временная диаграмма работы синхронного КЦА

Номер такта	(НУ) 1	2	3	4	5	6
$Q_{1t}$	1	0	1	1	0	1
$Q_{2t}$	1	0	0	1	1	0
$Q_{3t}$	1	1	1	0	1	0
Индикатор на КЦА	7	4	5	3	6	1
$D_{1t}$	0	1	1	0	1	1
$D_{2t}$	0	0	1	1	0	1
$D_{3t}$	1	1	0	1	0	1
Индикатор на D-выводах	4	5	3	6	1	7

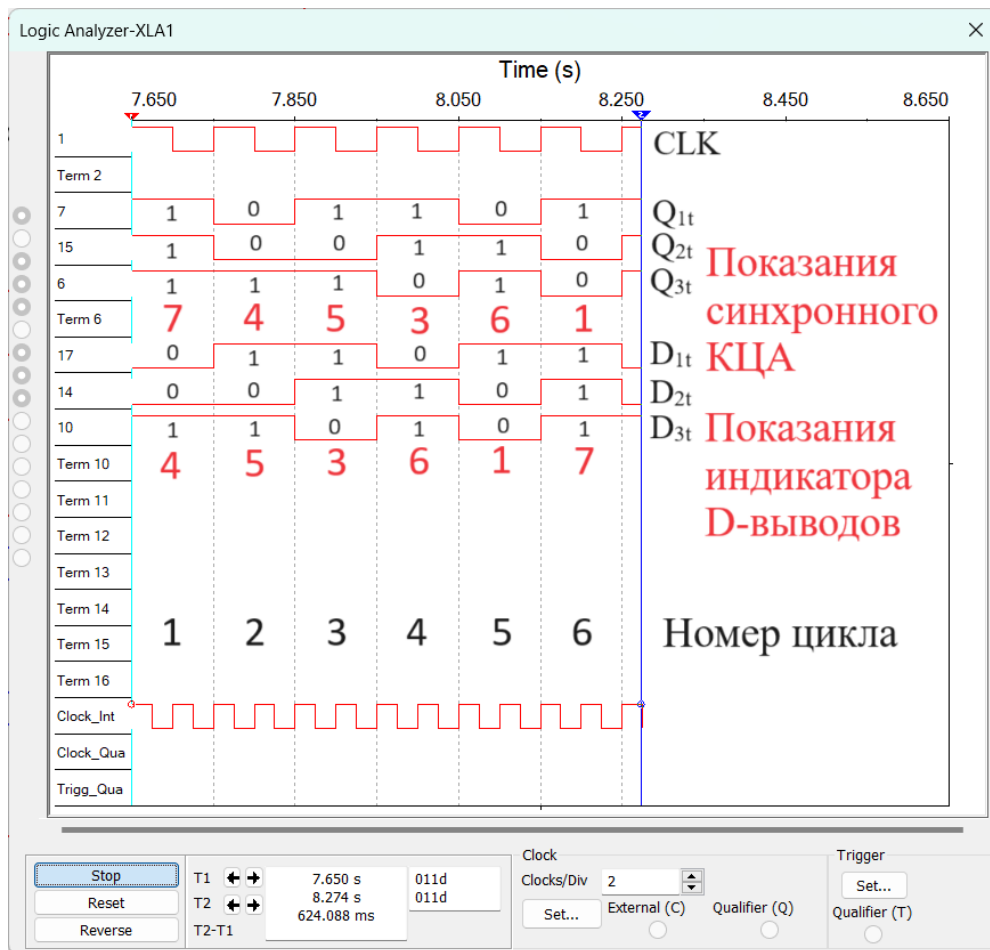


Рисунок 2 – Экспериментальная временная диаграмма работы синхронного КЦА

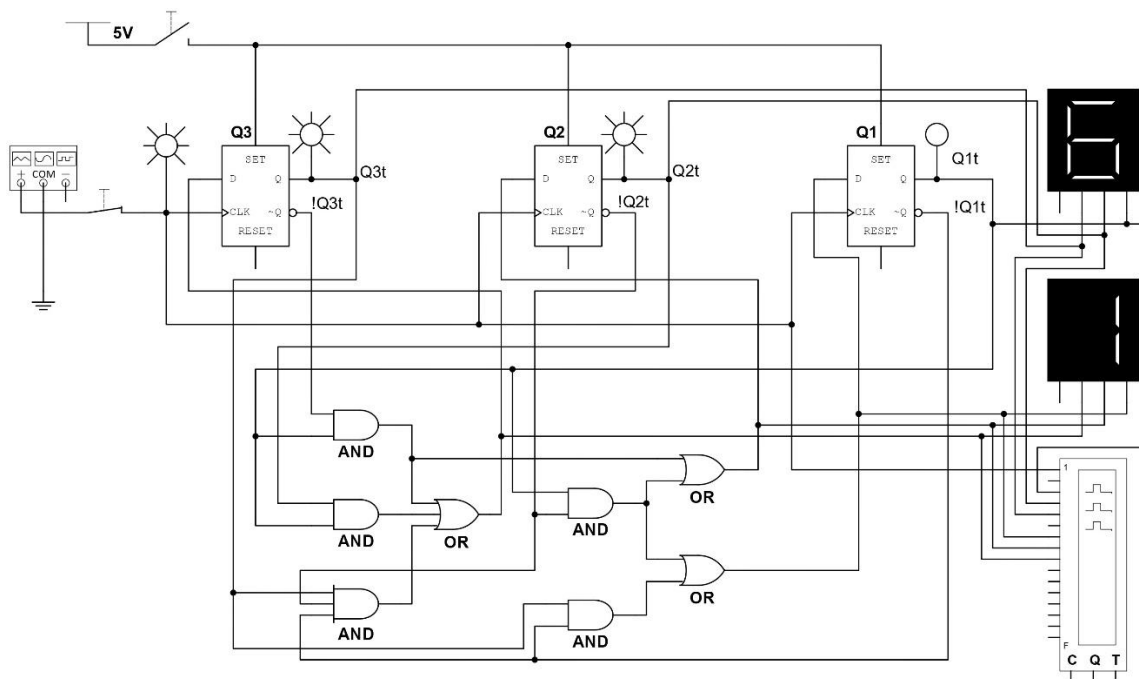


Рисунок 3 – Схема модели синхронного КЦА с прибором Logic Analyzer-XLA



## 5. Электрическая схема синхронного конечного цифрового автомата

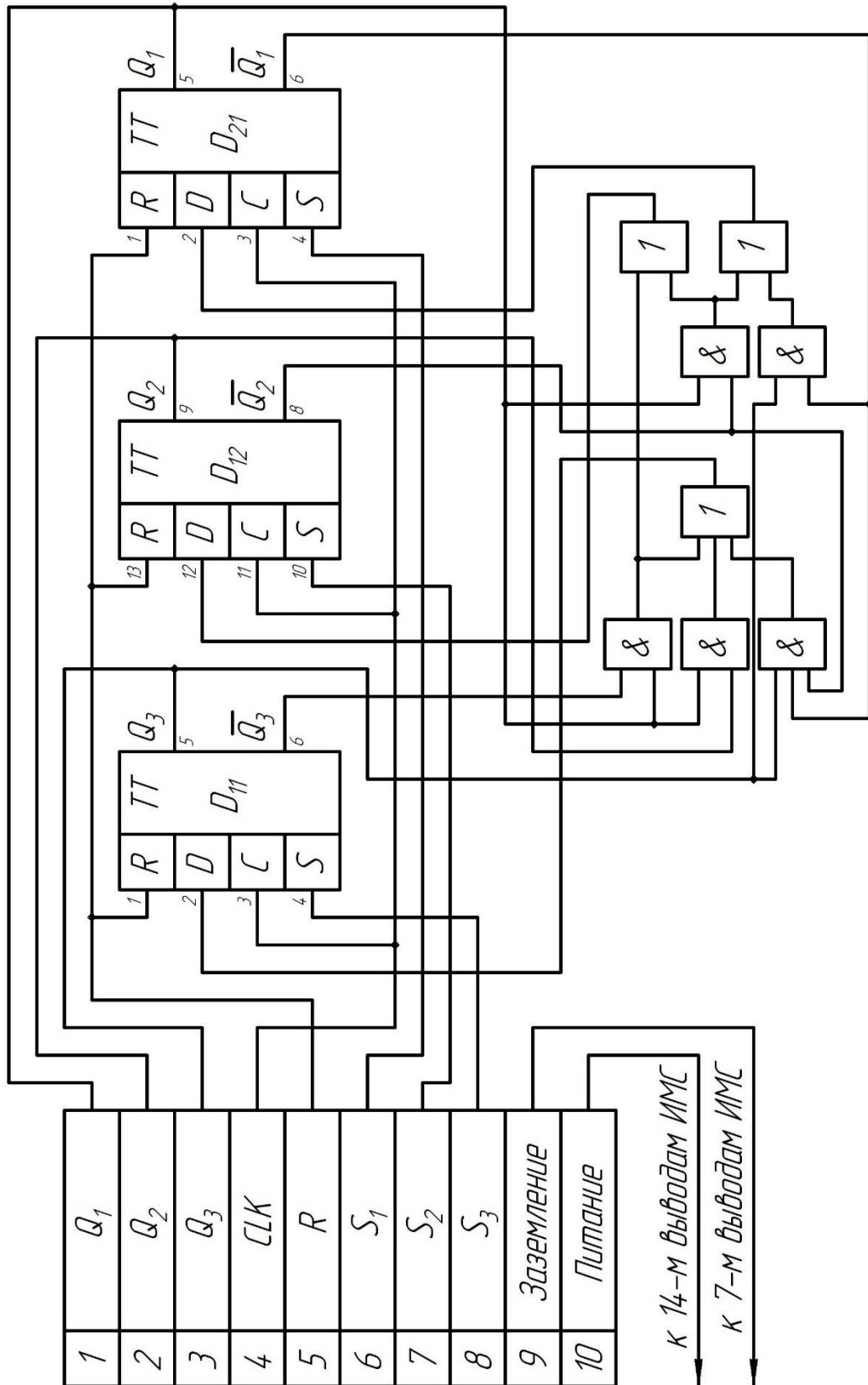


Рисунок 4 – Электрическая схема синхронного конечного цифрового автомата

## **Список использованных источников**

- 1) Проектирование дискретного комбинационного цифрового устройства на интегральных микросхемах : учебно-методическое пособие / В.А. Соболев, В.А. Соловьев. – М. : Изд-во МГТУ им. Н.Э. Баумана, 2022. – 70 с. : ил.
- 2) Синтез синхронного автомата на универсальных JK- и D-триггерах : учебно-методическое пособие / В.А. Соболев. – М. : Изд-во МГТУ им. Н.Э. Баумана, 2022. – 54 с. : ил.
- 3) Цифровая электроника / К. Бойт. – М. : Техносфера, 2007. – 472 с.